

EA871 – DESCRIÇÃO DO HARDWARE DA PLACA AUXILIAR

Prof. Antônio Augusto Fasolo Quevedo

A placa de desenvolvimento FRDM KL-25 possui alguns recursos de *hardware* implementados, o que permite o desenvolvimento de experimentos tanto básicos como avançados. Dentre os recursos disponíveis podemos destacar:

1. Microprocessador Freescale MKL25Z128VLK4 (versão 80 pinos LQFP). Este processador já possui internamente: *Core* ARM® Cortex-M0+; Flash de 128 kB; RAM de 16kB; camada física para USB “On-The-Go” (OTG); *timers* de uso geral; conversor A/D de 16 bits; conversor D/A de 12 bits; portas seriais; portas SPI / IIC.
2. Interface OpenSDA via USB integrada para simplificar a carga de programas e depuração.
3. *Clock* a cristal externo de 8MHz (multiplicado internamente via PLL).
4. 64 pinos de acesso para várias funções da placa: alimentação, controle, e interfaces.
5. Porta miniUSB para implementação de USB OTG.
6. Porta serial RS-232 com a UART física do processador ligada à mesma USB da interface OpenSDA, aparecendo enumerada no computador como uma porta USB COM.
7. Botão RESET.
8. Alimentação selecionável entre fonte externa ou pela USB.
9. Acelerômetro de 3 eixos e LED RGB montados na placa.
10. *Slider* capacitivo.

Mesmo com todos estes recursos, alguns periféricos que seriam bastante úteis ao curso não estão implementados. Assim, foi decidido que uma placa auxiliar seria criada. Esta placa é conectada à placa principal através dos conectores de I/O e alimentação da mesma. A placa auxiliar é encaixada diretamente sobre a FRDM.

A placa auxiliar conta com *push-buttons* de NMI e IRQ. Esta placa possui ainda um *latch* de 8 bits com LEDs na saída, um *display* de texto LCD (2 linhas de 16 caracteres cada), acesso à UART2, e acesso a dois canais de *timer*, com a possibilidade de chaveamento por transistor em um deles.

A figura mostra o circuito da placa auxiliar. Usamos a linha de 5V da placa principal para alimentar o *display* LCD e o CI 74HC573. A linha de 3.3V é usada para os circuitos dos *push-buttons*. Os terras das placas são unificados.

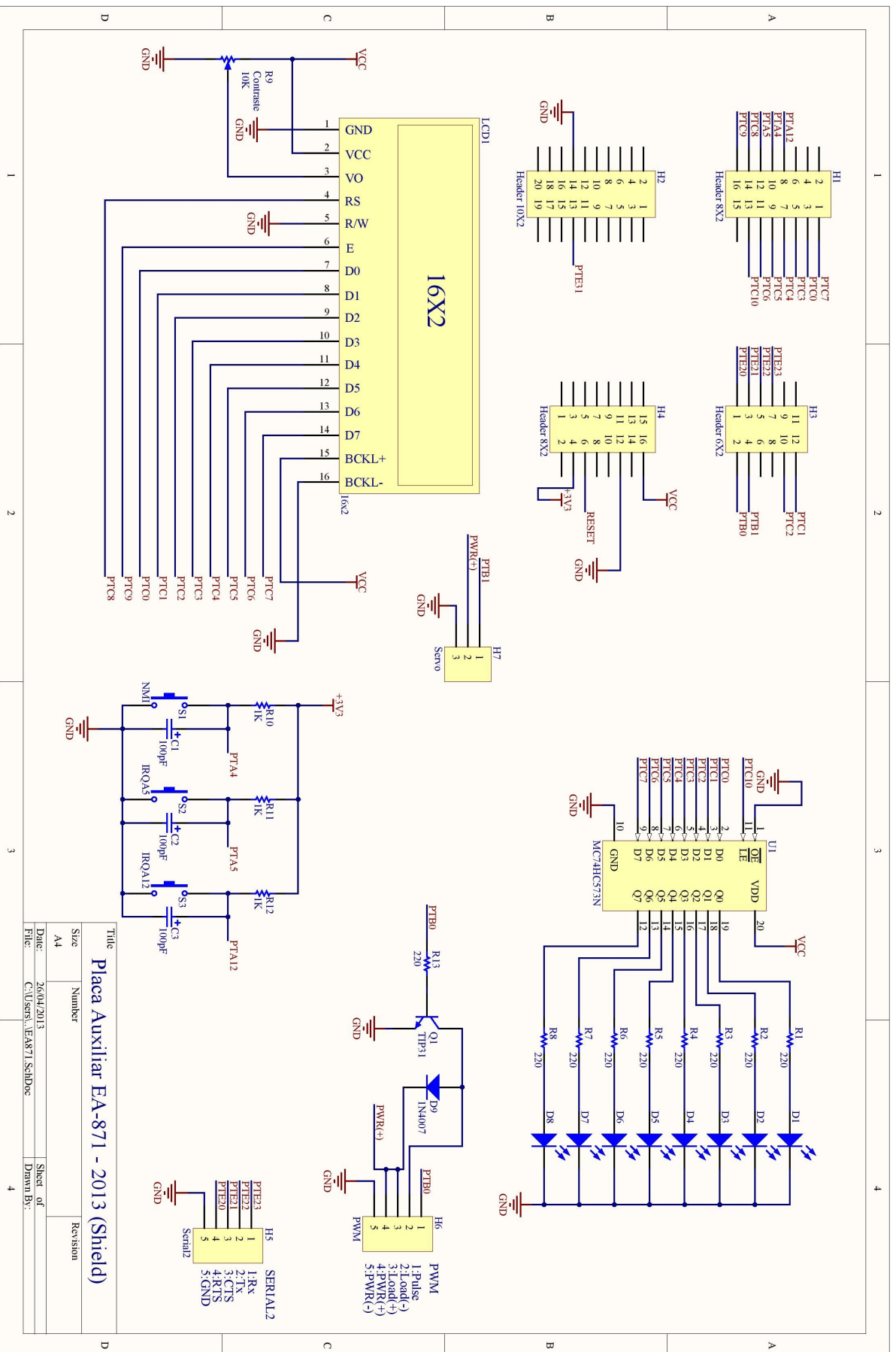
O 74HC573 é um *latch* de 8 bits. Apesar de alimentado com 5V, ele interpreta corretamente os níveis lógicos em 3.3V, como os gerados pela placa FRDM. Este *latch* tem seus 8 bits de entrada ligados aos pinos PTC0-PTC7 da CPU. O *enable* é feito pelo pino PTC10 da CPU. Quando este pino está em nível alto, as saídas refletem os valores das entradas. Na transição de nível alto para baixo, os valores instantâneos das entradas são “travados” nas saídas.

As linhas de dados do *display* são ligadas no mesmo grupo PTC0-PTC7 usado na entrada do *latch*. Entretanto, o *enable* do LCD é feito pelo pino PTC9. Assim, apesar de os dois periféricos usarem o mesmo *port* paralelo, os dados são direcionados para um ou outro, de acordo com os pinos de *enable*. O pino RS do LCD (usado para definir se o mesmo está recebendo um comando ou um caracter) é ligado ao pino PTC8. Há ainda ligações no LCD para o controle de contraste (*trim-pot* de 10k Ω) e para a luz de fundo (resistor).

Temos ainda os 3 *push-buttons* na placa. Para cada um, há um circuito de *debounce* formado por um resistor de *pull-up* de 10k Ω e um capacitor de 1 μ F. Os botões estão ligados aos pinos PTA4 (NMI – *non-maskable interrupt*), PTA5 e PTA12 (IRQs da porta A). A NMI possui um vetor próprio no mapa de memória da CPU, enquanto que as interrupções comuns do port A (no caso IRQA5 e IRQA12) compartilham o mesmo vetor.

A placa auxiliar ainda possui um *header* para acesso a uma das portas seriais da CPU que não estão ligadas ao circuito do OpenSDA na placa FRDM. Este *header* possui ligações para o terra, PTE22 e PTE23 (respectivamente Tx e Rx da UART2 da CPU), além dos pinos PTE20 e PTE21 (usados respectivamente como RTS e CTS para controle de fluxo por *hardware*).

Outro *header* da placa auxiliar possui conexão para o pino PTB0, para acesso a um canal de *timer*. O mesmo pino PTB0 é ligado ao circuito de base de um transistor de média potência, que permite realizar controle PWM de cargas. Os demais pinos do *header* são para ligar a carga e a sua fonte externa. O último *header* possui conexões para o terra, para a mesma fonte externa do *header* de PWM, e para o pino PTB1, que pode ser configurado para funções de *timer*. Da forma como estão dispostos os pinos, pode-se conectar um servo motor, do tipo usado em aeromodelismo, e controlar a posição angular do mesmo através de PWM.



Title		Placa Auxiliar EA-871 - 2013 (Shield)	
Size	Number	Revision	
A4			
Date:	26/04/2013	Sheet of	
File:	C:\Users\EA871\SchDoc	Drawn by:	

