

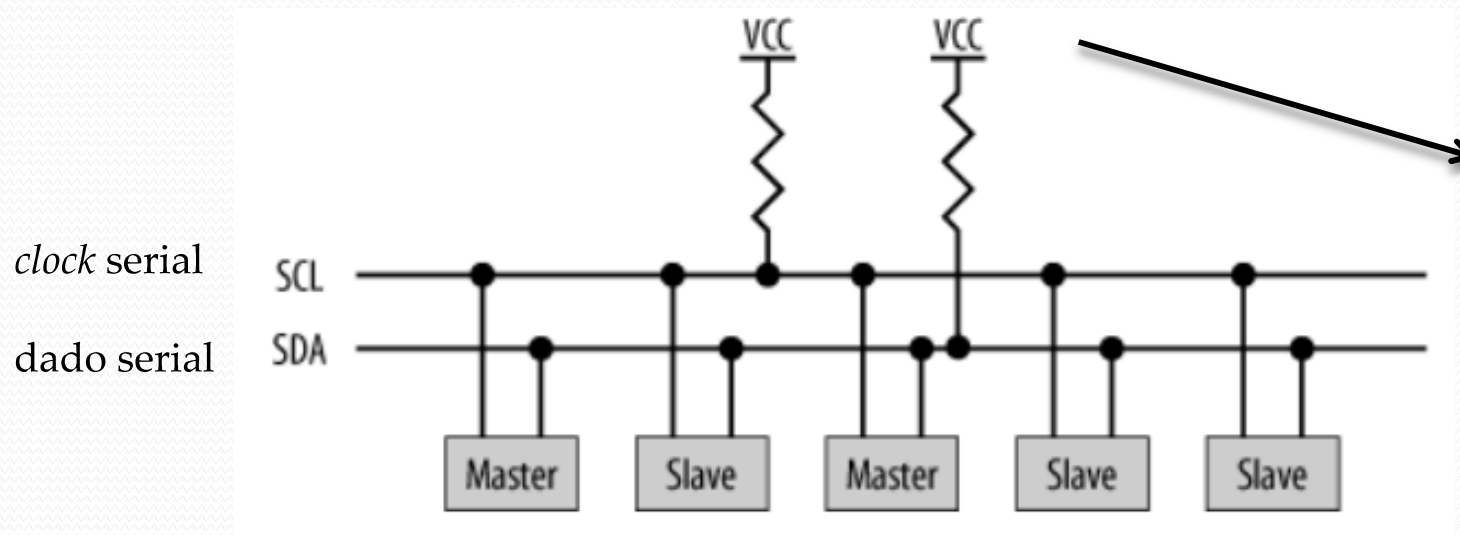
# Protocolos Seriais

- **I<sup>2</sup>C (Inter-Integrated Circuit):**

- Projetado pela Philips Semiconductors há mais de 20 anos, é um protocolo de barramento serial com dois fios.
- O barramento é bidirecional, de baixa velocidade e síncrono com um *clock* em comum.
- Dispositivos podem ser acrescentados ou removidos do barramento I<sup>2</sup>C sem afetar os demais.
- I<sup>2</sup>C é um protocolo de barramento multimestre: mais do que um dispositivo pode assumir o papel de mestre do barramento.
- Cada dispositivo conectado ao barramento I<sup>2</sup>C tem um endereço único e pode operar como um transmissor (mestre do barramento), um receptor (escravo) ou ambos.

# Protocolos Seriais

- I<sup>2</sup>C (Inter-IC):



Resistor de pull-up que garante que as linhas ficam no nível lógico ALTO quando ociosas.

Os dispositivos conectados ao barramento ou deixam a linha em seu nível normal ou forçam seu nível lógico para BAIXO.

- I<sup>2</sup>C compartilha a mesma linha para a transmissão do mestre ao escravo e para a resposta do escravo (multiplexação no tempo).

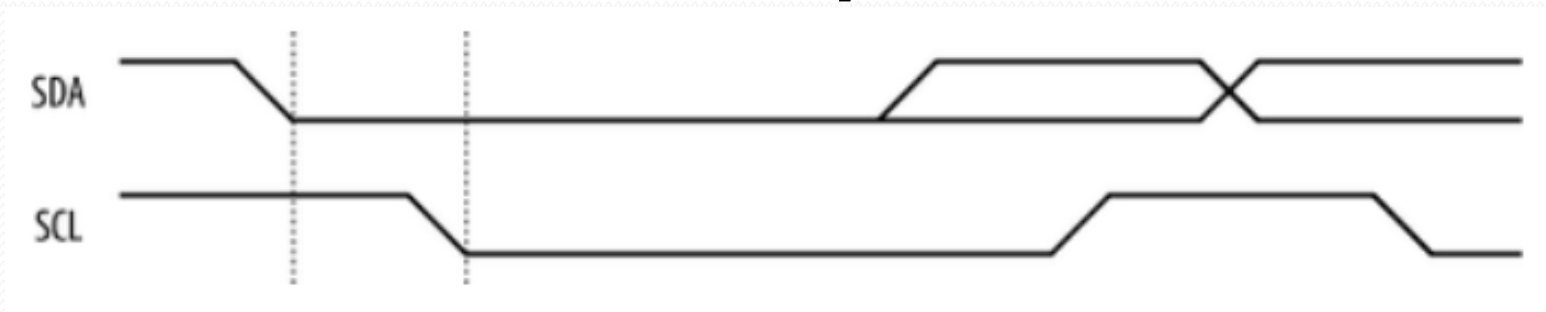
# Protocolos Seriais

- I<sup>2</sup>C (Inter-IC):

- Como é feita a comunicação via I<sup>2</sup>C?

- Quando inativos, SDA e SCL ficam no nível ALTO.
- A transferência **começa** com uma transição de ALTO para BAIXO (borda de descida) do sinal DAS enquanto SCL está ALTO), seguido de SCL indo para BAIXO.

Condição de partida



- Isto indica a todos os receptores no barramento que um pacote de transmissão está em seu início. Enquanto SCL está BAIXO, SDA recebe o valor (ALTO ou BAIXO) do primeiro bit válido de dado.

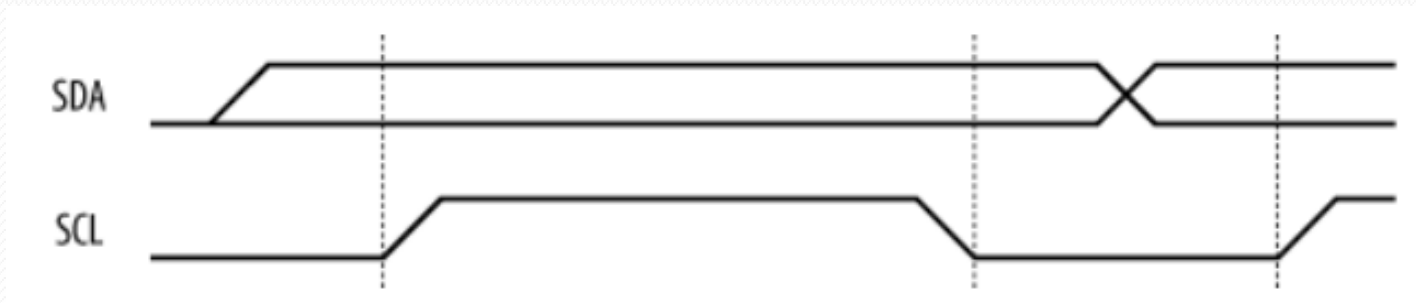
# Protocolos Seriais

- **I<sup>2</sup>C (Inter-IC):**

- Como é feita a comunicação via I<sup>2</sup>C?

- Cada bit a ser transmitido precisa ser colocado na linha SDA enquanto SCL está BAIXO. O bit é, então, amostrado na borda de subida do SCL e deve permanecer válido até que SCL vá para BAIXO novamente.

Transmissão de cada bit



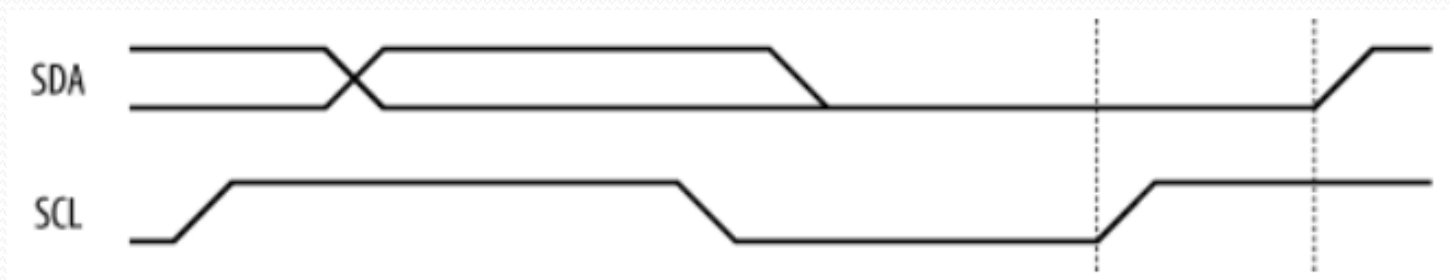
# Protocolos Seriais

- I<sup>2</sup>C (Inter-IC):

- Como é feita a comunicação via I<sup>2</sup>C?

- A transferência **termina** com uma transição de SDA de nível BAIXO para ALTO (borda de subida) enquanto SCL está em nível ALTO.

Condição de parada



# Protocolos Seriais

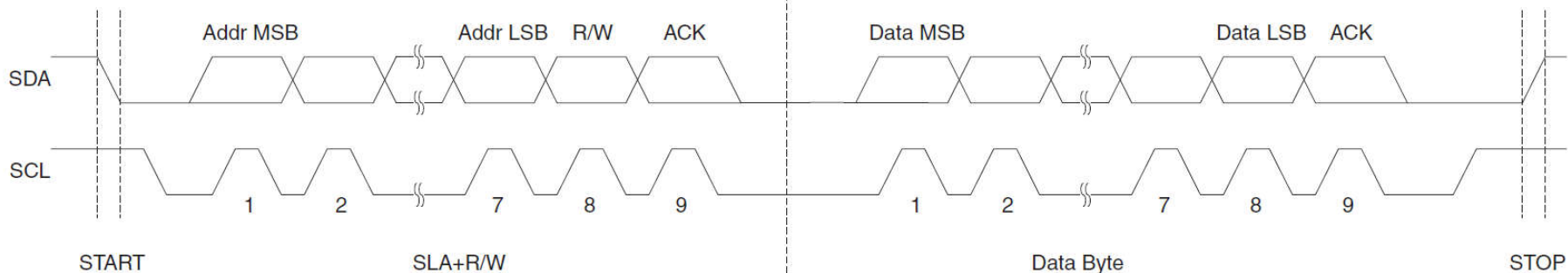
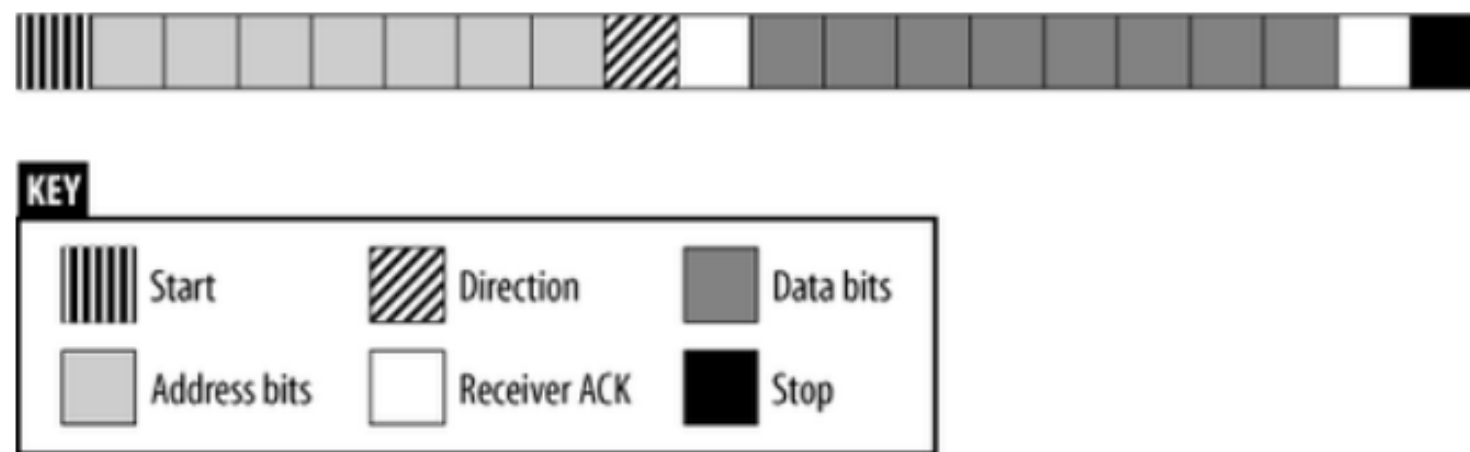
- **I<sup>2</sup>C (Inter-IC):**

- Como é feita a comunicação via I<sup>2</sup>C?

- Cada *byte* transmitido deve ser confirmado pelo receptor.
- Após a transmissão do oitavo bit de dado, o mestre libera a linha SDA e gera um pulso adicional de *clock* em SCL. Isto aciona o receptor, que, então, deve confirmar o recebimento do *byte* colocando a linha SDA em BAIXO.
- Se o receptor não faz isto, o mestre aborta a transmissão e toma medidas apropriadas de tratamento de erro.
- Qualquer número de *bytes* pode ser transmitido em um pacote I<sup>2</sup>C. Se o receptor está impossibilitado de receber mais *bytes*, ele aborta a transmissão segurando o *clock* em BAIXO. Isto força o transmissor a aguardar até que SCL seja liberado.

# Protocolos Seriais

- I<sup>2</sup>C (Inter-IC): Pacote de informações



R/W = 1 - Leitura

R/W = 0 - Escrita

# Protocolos Seriais

- **I<sup>2</sup>C (Inter-IC):**

- Como lidar com múltiplos dispositivos e mestres?

- Dois mestres podem iniciar uma transmissão ao mesmo tempo: como SDA fica em ALTO naturalmente, o mestre que colocar um bit 1 (ALTO), mas perceber que a linha está no nível BAIXO, entenderá que há outro mestre usando o barramento e interromperá sua ação.
- Existem endereços associados a chamadas especiais de um mestre. Por exemplo, o endereço 0000000 com bit de direção 0 (escrita) indica que o mestre deseja transmitir o byte para todos os escravos conectados ao barramento (*broadcast*).



# Protocolos Seriais

- **I<sup>2</sup>C (Inter-IC):**

- Transferência de dados ocorre segundo uma taxa de 100 kHz e usando endereçamento com 7 bits no modo normal.
- 3,4 MHz e 10 bits de endereçamento no modo rápido.
- Dispositivos capazes de interfacear com o barramento I<sup>2</sup>C: EEPROMS, flash, algumas memórias RAM, relógios de tempo real, temporizadores *watchdog* e microcontroladores.