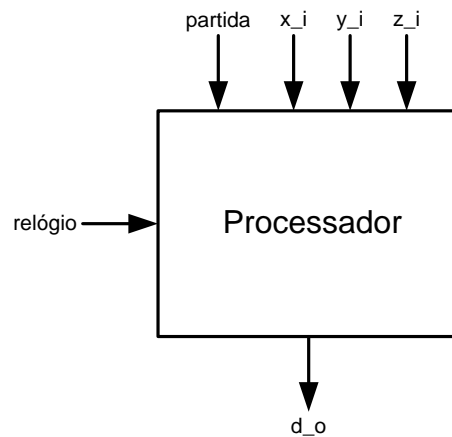


## Prova 1

**Questão 1:** Deseja-se projetar um processador dedicado, conforme mostrado na figura, que implementa o seguinte programa em linguagem C:

```
int x, y, z;  
while (1) {  
    while (!partida);  
    x = x_i;  
    y = y_i;  
    z = z_i;  
    if (x > y)  
        x = z - y;  
        d_o = x;  
    else {  
        y = x + z;  
        d_o = y;  
    }  
}
```



- (1,25) Obtenha o diagrama da máquina de estados finitos com caminho de dados (FSMD) que descreve o comportamento do processador. Não é necessário simplificar.
- (1,25) Construa o *datapath* do processador, indicando todos os sinais de controle dos módulos utilizados, bem como as conexões entre eles. Considere que as operações de soma e subtração devem ser implementadas usando-se uma única ULA que possui entradas para dois operandos. **OBS:** Defina e especifique os sinais de seleção de operação da ULA. Inclua o relógio onde for necessário.
- (1,0) Obtenha o diagrama da máquina de estados finitos (FSM) que descreve o comportamento do controlador do processador.
- (0,5) Usando o modelo de implementação canônico visto em aula (registrador de estados + lógica combinacional), desenhe o diagrama do controlador, indicando suas entradas e saídas e o número de bits do registrador de estados.

**Questão 2:** Um processador genérico com arquitetura Princeton possui pipeline de 5 estágios. A execução de suas instruções é dividida em 5 etapas: busca de instrução (BI), decodificação de instrução (D), busca de operandos (O), execução (E) e armazenamento de resultado (A).

a) (2,0) Preencha a tabela abaixo com a etapa na qual a instrução se encontra em cada ciclo do relógio, conforme mostrado para a primeira instrução. Considere que (1) se um operando é utilizado em uma instrução anterior, é necessário aguardar o término da execução dessa instrução para que ele possa ser acessado; (2) a escrita de resultados na memória ocorre na etapa de armazenamento de resultados. Aponte os eventuais hazards, marcando com X os ciclos de espera do pipeline, e explique suas causas.

Relógio	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19
<b>MOV R1,R2</b> (R1 = R2)	BI	D	O	E	A														
<b>ADD R1,R3</b> (R1 = R1 + R3)																			
<b>MOV M[10],R1</b> (M[10] = R1)																			
<b>MOV R4,R5</b> (R4 = R5)																			
<b>MOV R6,R2</b> (R6 = R2)																			
<b>ADD R9,R10</b> (R9 = R9 + R10)																			
<b>SUB R14,R15</b> (R14 = R14 - R15)																			

b) (0,5) Considerando o caso ideal no qual não há hazards, qual o número de pulsos de relógio necessários para que se complete a execução de 100 instruções?

**Questão 3:** Deseja-se projetar um processador genérico de 4 bits com arquitetura Harvard capaz de executar as seguintes instruções:

- **SUB Rn,Rm** ( $R_n = R_n - R_m$ )
- **MOV @Rm,Rn** ( $Md[R_m] = R_n$ , em que Md se refere à memória de dados)

- (1,0) Obtenha a FSMD que descreve o comportamento do processador.
- (1,0) Construa o datapath estabelecendo as ligações necessárias (SOMENTE AS ESTRITAMENTE NECESSÁRIAS!) na figura abaixo. Se precisar, utilize multiplexadores e adicione os correspondentes sinais de controle.
- (1,0) Obtenha a FSM do controlador.
- (0,5) Em termos de métricas de projeto, aponte uma vantagem e uma

desvantagem dos processadores de propósito geral em relação aos processadores dedicados. Justifique.

**OBS:** O sinal  $ALUs = 00$  seleciona a operação de subtração  $I2 - I1$  na ALU. A memória de dados possui barramentos independentes para entrada (Din) e saída (Dout).

