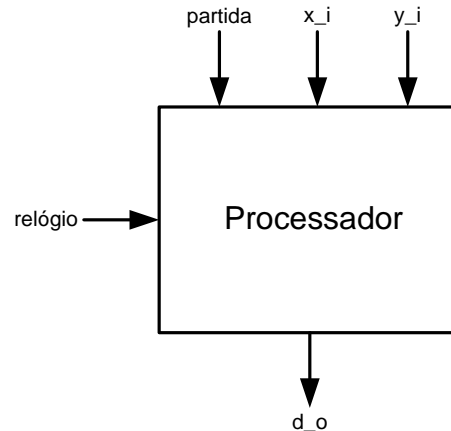


## Exame

**Questão 1:** Deseja-se projetar um processador dedicado, conforme mostrado na figura, que implementa o seguinte programa em linguagem C:

```
int x, y;  
while (1) {  
    while (!partida);  
    x = x_i;  
    y = y_i;  
    if (x > y)  
        x = x - y;  
    else {  
        while (y >= x)  
            x = x + x;  
    }  
    d_o = x;  
}
```



- (1,0) Obtenha o diagrama da máquina de estados finitos com caminho de dados (FSMD) que descreve o comportamento do processador.
- (1,0) Construa o *datapath* do processador, indicando todos os sinais de controle dos módulos utilizados, bem como as conexões entre eles. Considere que as operações de soma e subtração devem ser implementadas usando uma única ULA. **OBS:** Defina e especifique os sinais de seleção de operação da ULA. Inclua o relógio onde for necessário.
- (1,0) Obtenha o diagrama da máquina de estados finitos (FSM) que descreve o comportamento do controlador do processador.

**Questão 2:** Suponha um sistema de memória com as seguintes características:

- Endereço de 16 bits – referencia um byte.
  - A memória está dividida em blocos de 16 palavras (cada palavra corresponde a um byte).
  - Memória cache baseada em mapeamento direto e com capacidade máxima de 8 blocos.
- (0,5) Determine o comprimento (em bits) e o significado dos campos do endereço.

- b) (0,5) Qual o tamanho total (em bits) da memória cache? Considere que cada linha possui um bit de validade.
- c) (1,0) Considere a seguinte sequência de endereços de memória que precisam ser acessados (em hexadecimal): 0005, 0044, 0060, 0F10, 0008, 0009, 0021, 0061, 00C2, 0809.

Apresente o conteúdo final da memória cache, junto com a sequência de acertos (hits) e falhas (misses) destes endereços na cache.

**Questão 3:** Um motor CC dotado de *encoder* tem sua velocidade controlada por PWM. A velocidade do motor (em RPM) se relaciona com a tensão  $v$  (V) aplicada em seus terminais através da expressão

$$vel = 100 \times v.$$

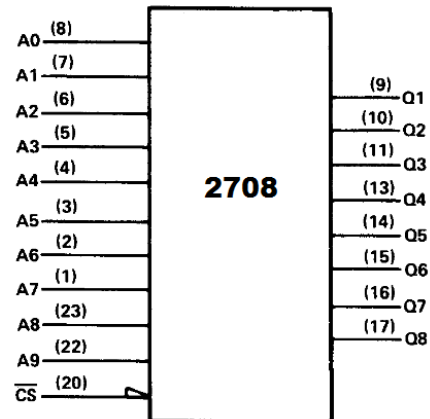
em que  $v$  assume valores entre 0 e 5V.

a) (1,25) O modulador de largura de pulso que controla a velocidade do motor trabalha com tensões TTL (0 a 5V) e baseia-se em um contador de 8 bits com relógio de 16MHz. O período do sinal PWM é definido pela sequência de contagem 0,1,...,254,255,254,...,2,1 (contagem crescente seguida de contagem decrescente). O *duty cycle* é ajustado através do valor C armazenado em um registrador de comparação: o sinal PWM fica em nível alto durante a sequência 0,1,...,C na contagem crescente e C,C-1,...,2,1 durante a contagem decrescente. O sinal PWM permanece em nível baixo para os demais valores de contagem. Determine C para que se obtenha uma velocidade o mais próximo possível de 101 RPM.

b) (1,25) A velocidade do motor é monitorada através da contagem dos pulsos gerados pelo *encoder* durante um intervalo de tempo definido por um temporizador de 16 bits com relógio de 100kHz. O tempo medido pelo temporizador é ajustado através do valor inicial de contagem de seu contador interno, ou seja, é o tempo necessário para que a contagem vá de I até o valor máximo de contagem: I,I+1,...,MAX-1,MAX. Sabe-se que o *encoder* gera um total de 50 pulsos no intervalo de tempo medido pelo temporizador quando o motor tem velocidade de 500 RPM e I = 55536. Com base nessas informações, determine quantos pulsos o *encoder* produz a cada rotação completa do eixo do motor.

**Questão 4:** (2,0) O diagrama esquemático de uma memória EPROM 2708 é mostrado na figura abaixo. Os pinos AX são usados para endereçamento e os pinos QX são usados para acesso aos dados armazenados na memória. Use memórias 2708 para obter uma memória EPROM de 4k x 8 bits e desenhe o diagrama com as ligações dos sinais de endereço, dados e controle. Indique a

faixa de endereços ocupada por cada módulo de memória da composição.



**Questão 5:** (0,5) Em que princípio se baseia o funcionamento da hierarquia de memória? Explique-o.