

Turma: _____ **Grupo:** _____ **Data:** _____
RA: _____ **Nome:** _____
RA: _____ **Nome:** _____

EXPERIÊNCIA 5: CALCULADORA COM MEMÓRIA.

Objetivo: O objetivo desta experiência é apresentar noções de acumulador e de barramento em uma unidade de processamento digital.

1. Preparo

Na calculadora da Experiência 4

- a) o resultado obtido não é armazenado;
- b) precisamos de duas botoeiras para controlar a transferência dos valores das chaves para os registradores X e Y;
- c) não é possível copiar os valores de um registrador em outro;
- d) o resultado S é representado na base binária.

Nesta experiência vamos incrementar as funcionalidades da calculadora de forma que

- a) o resultado seja representado na base decimal;
- b) os valores das chaves só possam ser transferidos para registrador X ou para registrador C.O. por meio de duas botoeiras;
- c) o conteúdo de um registrador possa ser transferido para o outro, conforme a tabela de Código de Operação;
- d) o resultado seja automaticamente armazenado/acumulado no registrador Y após a execução de um código de operação. , ou seja, após cada carga de um código de operação no registrador C.O. Usualmente o registrador com a função específica de acumular o resultado de uma operação lógico-aritmética é conhecido por **acumulador**.

Código de Operação			Operação
f2	f1	f0	
			ADD $S = X + Y$
			EXSUB $S = -X + Y$
			CMX $S = X'$
			CS $S = -X$
			CYA $X \leftarrow (Y)$
			CAY $Y \leftarrow (X)$
			NOP nenhuma ação

Tabela 1: Código de Operação.

Para suportar estas novas funcionalidades é proposto o uso de um barramento de dados, como ilustra a Figura 1.

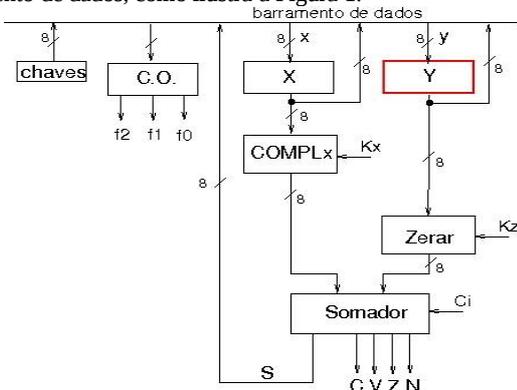


Figura 1: Calculadora com barramento de dados

Barramento é um conjunto de linhas compartilhadas por diferentes dispositivos para transferência de sinais entre eles. De um lado, há um melhor proveito do recurso físico. Por outro lado, é necessário projetar um circuito de controle para assegurar tráfego “seguro” de sinais entre cada par de dispositivos em cada instante. Figura 2 ilustra o uso de portas de lógica tri-states para este controle.

- a) O que é uma saída tri-state? Como ela funciona?
- b) Qual é a função de portas tri-state no circuito da Figura 2?
- c) Observe na Figura 2 que 7 sinais de controle, C₀, C₁, C₂, C₃, C₄, C₅ e C₆,

são necessários para controlar acessos ao barramento. Determine a função de chaveamento de cada um desses sinais em termos dos bits f₂f₁f₀ do Código de Operação.

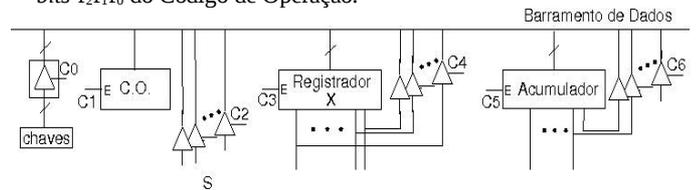


Figura 2: Sinais de controle de acesso ao barramento.

Na Experiência 4 foram utilizados latches para armazenar os operandos e códigos de operação definidos pelo usuário. Nesta Experiência, o acumulador será utilizado para armazenar tanto o operando Y quanto o resultado S, ao carregar um código de operação no registrador C.O. por um pulso de nível lógico 0 (pressionar botoeira). Reavalie os componentes de armazenamento com base em:

- a) Quantas bordas contém um pulso gerado pela botoeira? Quantas vezes ela poderia acionar um latch? E um flip-flop?
- b) Estime o tempo de atraso da UA. Ele é maior ou menor que a largura de pulso média gerada por uma botoeira?

Reprojete o circuito de controle de habilitação do acumulador e do registrador X.

Reprojete o decodificador de Código de Operação para o novo conjunto de operações. Escreva seqüências de operações para calcular 15+15+24; (35-20+5)*2; 16x11. Compare-as, em termos de vezes de manuseio das chaves, com as seqüências que você utilizou na Experiência 4. Elabore mais duas seqüências de operações para teste. Projete, com uso de contadores decimais, como o componente 74160/74162, e contadores binários, como 74161/74163, um conversor do resultado da UA na base binária para base decimal. Qual sinal você utilizaria como sinal de CLOCK para contagem?

RA:	Visto:	Data:
------------	---------------	--------------

2. Decodificador de Código de Operações

Simule o seu projeto no ambiente Quartus II para o dispositivo FPGA disponível no almoxarifado. Registre as formas de onda utilizadas.

RA:	Visto:	Data:
------------	---------------	--------------

3. Conversor de Base Binária para Decimal

Simule o seu projeto no ambiente Quartus II para o dispositivo FPGA disponível no almoxarifado. Registre as formas de onda utilizadas.

RA:	Visto:	Data:
------------	---------------	--------------

4. Calculadora com Memória

Integre a UA com o decodificador de Código de Operações e o conversor da base binária para decimal e visualize o resultado na base decimal em displays de 7 segmentos, por meio do componente 74145. Simule seqüências de operações para calcular 15+15; 35-20; 16x11. Registre as formas de onda utilizadas para simulação. Programe o seu projeto em dispositivo FPGA disponível no almoxarifado. Teste o seu circuito com as seqüências de operações preparadas.

RA:	Visto:	Data:
------------	---------------	--------------