

Turma: \_\_\_\_\_ Grupo: \_\_\_\_\_ Data: \_\_\_\_\_

RA: \_\_\_\_\_ Nome: \_\_\_\_\_  
 RA: \_\_\_\_\_ Nome: \_\_\_\_\_

### Experiência 3: CONTROLADORES SEQUENCIAIS.

**Objetivo:** Desenvolvimento de um controlador sequencial e introdução a circuitos de interface.

#### 1. Preparo

- Faça uma descrição funcional de: divisores de frequência; máquinas de estado, distinguindo as de Moore das de Mealy; e controladores.
- No SDB da Altera a frequência do relógio global é 27 MHz. Procure no manual do *kit* o pino de acesso a este sinal. Pesquise também os pinos de acesso aos periféricos: botoeiras, chaves e leds.
- Sabe-se que a visão média humana não consegue perceber efeito de cintilação quando a frequência de pisca-pisca for acima de 20 a 35 Hz. Perceberíamos a variação dos estados através dos *leds*, se tivéssemos aplicado o sinal do relógio global do FPGA-SDB nos circuitos da Experiência 2? E se reduzirmos a frequência para 1,5 Hz? Projete um divisor de frequência com uso do componente *freqdiv* disponível na biblioteca do ambiente MAX+PLUSII, para que a frequência do relógio global seja reduzida para cerca de 1,5 Hz.
- Dada a especificação de uma máquina de estados, o estado ABC foi definido pelo professor na Experiência 2.

Entrada (E)	Estado Atual	Próximo Estado
0	010	010
1	010	001
0	001	010
1	001	011
0	011	010
1	011	ABC
0	100	110
1	100	ABC
0	110	010
1	110	100
0	ABC	010
1	ABC	110

Com base na sequência de FFs dada pelo professor na Experiência 2, detalhe o projeto de circuito. Os *don't cares states* não podem formar um *dead-lock*, ou seja, se a máquina for inicializada em algum desses estados, ela deve retornar ao diagrama especificado. Simule-o com todos os possíveis estados iniciais e todas as possíveis entradas. Verifique os tempos de *setup* e *hold* nas entradas de cada FF.

- Como você faria para carregar o estado inicial e a entrada E durante as transições da máquina de estados do item (d)?
- Projete um controlador da entrada do estado inicial  $b_2b_1b_0$  à máquina de estados do item (d) através de uma chave e duas botoeiras. Os estados do controlador são:  $S_0$  (máquina de estados inibida e valor da chave carregada em  $b_0$ );  $S_1$  ( $b_1$  carregado);  $S_2$  ( $b_2$  carregado e máquina de estados ativada), conforme mostra a Figura 1. Utilize mais uma chave para definir o valor da entrada E. A Figura 2 apresenta um esboço deste controlador.

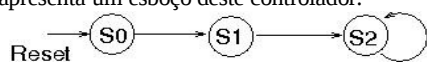


Figura 1: Diagrama de estados.

- Como se pode codificar os estados do controlador?
- Como se gera o sinal CLK do circuito?
- Qual é a função do circuito combinacional Inibidor? Qual é a sua função lógica?
- CI 74139 é um circuito combinacional. Simule a saída dos

sinais do circuito da Figura 2. Adicione a cada pino de saída um *flip-flop* D. Podemos aproveitar os sinais da botoeira e/ou do CLK para gatilhar estes FFs? Como? Justifique a sua solução. Faça o mesmo conjunto de simulações com a nova solução e compare as formas de onda. Qual é a função dos *flip-flops*?

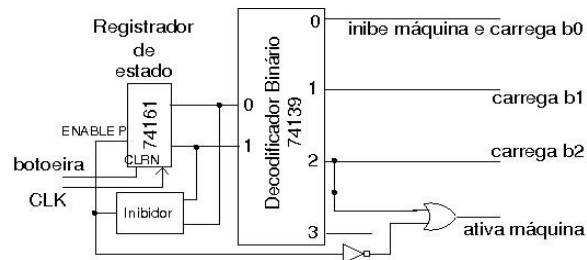


Figura 2: Controlador.

f.5) Observe que a partir do sinal de controle  $S_2$  do decodificador 74139 foram derivados 2 sinais de acionamento. Verifique a relação destes sinais no espaço de tempo em Simulador do ambiente MAX+PLUSII e explique o sincronismo entre eles para que o projeto funcione corretamente.

RA: \_\_\_\_\_ Visto: \_\_\_\_\_ Data: \_\_\_\_\_

#### 2. Implementação da Máquina de Estados

- Adicione ao circuito da máquina do item (d) o divisor de frequência do item (c). Mapeie os pinos de entrada em chaves *toggle* e os pinos de saída em *leds*.
- Programo o circuito e realize os testes variando as posições das chaves.

RA: \_\_\_\_\_ Visto: \_\_\_\_\_ Data: \_\_\_\_\_

#### 3. Implementação do Controlador

Mapeie os pinos de entrada em periféricos especificados e programe o circuito. Realize os testes com uso dos *leds* na saída.

RA: \_\_\_\_\_ Visto: \_\_\_\_\_ Data: \_\_\_\_\_

#### 4. Máquina de Estados com Periféricos

- Integre o controlador com o circuito da máquina de estados. Simule o circuito completo.
- Programo o circuito completo e realize os testes variando as posições das chaves.

RA: \_\_\_\_\_ Visto: \_\_\_\_\_ Data: \_\_\_\_\_

#### 5. Preparo para Experiência 4

Código de Operação: (i<sup>o</sup> operação+número do grupo)%8

#### 6. Relatório

Obrigatoriamente, o relatório deve conter

- capa: título, resumo, data, identificação do grupo, nome e RA dos alunos, turma, nome do professor, sigla e nome da disciplina.
- corpo: descrição sucinta do desenvolvimento do projeto, incluindo diagrama de estados, os mapas de Karnaugh; esquema lógico-elétrico (impresso da captura esquemática, com a identificação dos pinos usados na montagem); simulação lógica (ilustrando as situações típicas); e esquema de testes (descrição dos testes realizados).
- na conclusão: análise breve dos resultados obtidos em relação aos esperados; dificuldades encontradas e soluções; e sugestões.