

**EA773 LABORATÓRIO DE CIRCUITOS LÓGICOS**  
**FEEC-UNICAMP - 2º Semestre de 2009 – Turmas C, D, S, T, U e W (Revisão: Profa. Ting)**

**Turma:** \_\_\_\_\_ **Grupo:** \_\_\_\_\_ **Data:** \_\_\_\_\_  
**RA:** \_\_\_\_\_ **Nome:** \_\_\_\_\_  
**RA:** \_\_\_\_\_ **Nome:** \_\_\_\_\_

**EXPERIÊNCIA 2: CIRCUITOS INTEGRADOS SEQUENCIAIS**

**Objetivo:** Montagem de circuitos sequenciais utilizando integrados da família TTL e introdução a Maxplus

**1. Preparo**

Faça uma descrição funcional de registradores de deslocamento e contadores. Leia a especificação dos CIs 74161 e 74163. Para todos os circuitos propostos nesta experiência, deve-se apresentar as expressões lógicas do circuito, detalhamento da síntese destas expressões, esquema elétrico-lógico, lista de componentes, lay-out no protoboard do circuito.

<b>RA:</b>	<b>Visto:</b>	<b>Data:</b>
------------	---------------	--------------

**1. Registrador de Deslocamento**

Um registrador de deslocamento de  $n$  bits é um registrador capaz de transferir dados entre células binárias. Projete e implemente um registrador de deslocamento de 4 bits unidirecional, utilizando flip-flops D.

<b>RA:</b>	<b>Visto:</b>	<b>Data:</b>
------------	---------------	--------------

**2. Contador de Johnson de 4 bits (ou anel de laço trançado)**

O módulo de um contador é dado pelo número de estados diferentes que o mesmo apresenta. Contadores são usualmente implementados nos módulos  $2^n$  (onde  $n$  é o número de flip-flops usados). Contadores para outros módulos são obtidos por realimentação de contadores módulos  $2^n$  de forma a limitar o número de estados possíveis nos mesmos. Contadores módulo  $2^m$  podem ser construídos pelo cascadeamento de contadores módulo  $2^n$  ( $m > n$ ).

Um contador de Johnson é um registrador de deslocamento com a saída negada do último bit ligada à entrada do primeiro.

- a) Faça o diagrama de estados de um contador de Johnson de 4 bits, de tal forma que ele vá para um estado qualquer definido em suas entradas paralelas após a contagem atingir o estado ABCD (especificado pelo professor na primeira experiência). Há quantos ciclos de estados?
- b) Projete e implemente no protoboard o contador com os componentes do almoxarifado. Teste o circuito.
- c) Descreva os testes realizados para a verificação do funcionamento do circuito.

<b>RA:</b>	<b>Visto:</b>	<b>Data:</b>
------------	---------------	--------------

**3. Implementação de Contadores com Circuitos Integrados**

Os circuitos integrados 74161 e 74163 são contadores síncronos de 4 bits (módulo 16).

- a) Analise os circuitos dos mesmos e destaque suas diferenças e as características que permitem sua utilização na geração de contadores de módulo variável.
- b) Usando o CI 74163, projete e implemente um contador módulo 9: 0,1,2,3,4,5,6,7,8.
- c) Teste o funcionamento do contador. Quantos ciclos de estados há o contador? Quantos estados há em cada ciclo? São esperados os resultados?
- d) Substitua o CI 74163 pelo CI 74161 e verifique o funcionamento do circuito. Compare os resultados obtidos. Justifique.
- e) Usando CIs 74161, projete e implemente um contador módulo 21 que apresente a seguinte seqüência de estados: 5,6,7,.....24,25,5,6,7.....

<b>RA:</b>	<b>Visto:</b>	<b>Data:</b>
------------	---------------	--------------

**4. Quartus II da Altera**

Usando o ambiente MAX+PLUSII do Quartus II, crie um projeto para cada circuito dos itens 2 e 3 (File>New Project Wizard ...). Para cada circuito, faça a captura do esquemático (Graphic Editor) dos circuitos, compile-o (Complier), edite formas de onda (Waveform Editor) e realize a simulação (Simulator) para todos os possíveis ciclos de estados (configurar o ambiente de simulação para Família Cyclone II; componente: EP2C20F484C7, através de Assignments>Device ...). Avalie os atrasos que ocorrem no circuito e estime a frequência máxima permitida para o relógio do sistema (CLK) com uso da ferramenta Analisador de Tempo (Timing Analyzer) disponível no ambiente do Quartus II

<b>RA:</b>	<b>Visto:</b>	<b>Data:</b>
------------	---------------	--------------

**4. Preparo para Experiência 3**

Estados ABC e Ffs: ABC ∈ {000,101, 111}

Seqüência de FFs:

- A) FF D, FF JK e FF T;
- B) FF D, FF T e FF JK;
- C) FF JK, FF D e FF T;
- D) FF JK, FF T e FF D;
- E) FF T, FF D e FF JK;
- F) FF T, FF JK e FF D.