

## Conversor digital-analógico

(modificado das fontes: <http://www.mspc.eng.br/eledig/eldg2110.shtml>, do data sheet do AD557 e do livro

MC68HC11, an introduction: software and hardware interfacing Por Han-Way Huan)

### Introdução aos conversores

Na Eletrônica Digital, conversores são circuitos que transformam grandezas analógicas em digitais ou vice-versa. Por exemplo, a saída de tensão analógica de um sensor de temperatura, do tipo termistor, deve ser digitalizada para ser processada e visualizada num termômetro digital. A operação inversa também é usada, como no caso da aplicação prática do projeto final desta disciplina, em que um sinal de voz digitalizado deverá ser transformado em sinal analógico antes de entrar num fone de ouvido, dispositivo que exige sinal analógico.

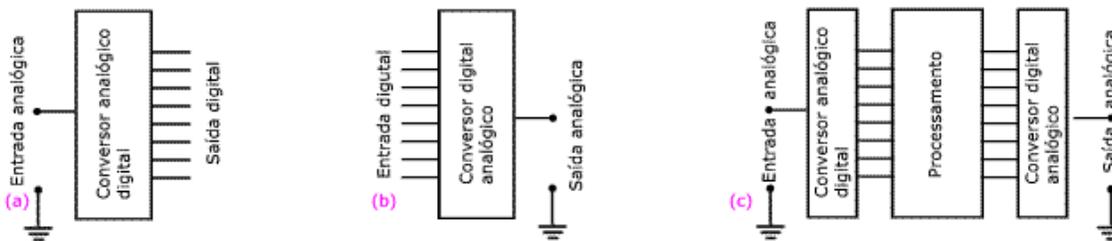


Figura 01. (a) e (b) mostram os diagramas em blocos básicos dos conversores analógico-digitais (AD) e digital-analógicos (DA), respectivamente. Em alguns casos, a entrada e saída são analógicas e uma configuração como a indicada em (c) pode ser aplicada.

Os conversores digital-analógicos são consideravelmente mais simples que os analógico-digitais. Na realidade, vários tipos de conversores analógico-digitais usam conversores digital-analógicos como parte de seu circuito, como por exemplo, no caso do ADC 12 do MCF51CN128 (vide Figure 15-1 do Reference Manual).

### Conversor AD com circuito somador com amplificador operacional

O circuito da Figura 02 mostra um conversor digital-analógico básico implementado com um circuito somador com amplificador operacional:

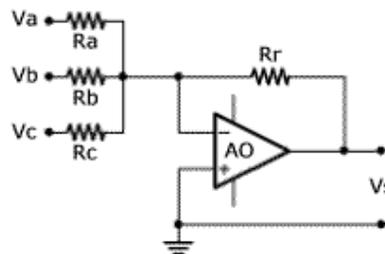


Figura 02. Circuito somador

A tensão de saída Vs deste circuito é dada por:

$$V_s = - R_r [ (V_a/R_a) + (V_b/R_b) + (V_c/R_c) ] \quad (1)$$

Se  $R_a = R_b = R_c = R$ , o circuito faz a soma das tensões de entrada, inverte o resultado e multiplica por um ganho:

$$V_s = - (R_r/R) ( V_a + V_b + V_c ) \quad (2)$$

### Conversor digital-analógico tipo R-2<sup>n</sup>R

No circuito mostrado na Figura 3, as entradas  $V_a$ ,  $V_b$ ,  $V_c$  e  $V_d$  são as entradas digitais do conversor (só podem ter valores 0 ou 1);  $V_a$  corresponde ao bit mais significativo.

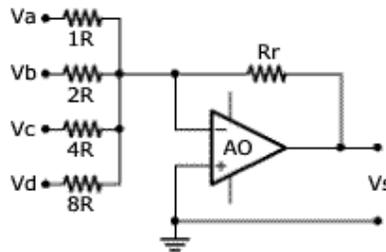


Figura 03. Conversor DA tipo R-2<sup>n</sup>R.

O circuito da Figura 03 é o mesmo somador mostrado na Figura 02, acrescido de mais uma entrada para formar um conversor de 4 dígitos binários (4 bits). Os resistores  $R_a$ ,  $R_b$  ... têm valores relacionados com  $2^n$  ( $1R$ ,  $R_2$ ,  $4R$ , ...)

Adaptando a equação 1 do tópico anterior para o circuito da Figura 03, isto é, adicionando uma entrada, temos:

$$V_s = - R_r [ (V_a/R) + (V_b/2R) + (V_c/4R) + (V_d/8R) ] \quad (3)$$

ou

$$V_s = - (R_r/R) [ (V_a/1) + (V_b/2) + (V_c/4) + (V_d/8) ] \quad (4)$$

Considerando o caso particular de  $R_r = R$ , a equação anterior fica:

$$V_s = - [ (V_a/1) + (V_b/2) + (V_c/4) + (V_d/8) ] \quad (5)$$

A Tabela 01 foi montada supondo que as entradas lógicas 0 é 0 V e 1 é 5 V, respectivamente (não considerado o sinal negativo da saída pois o que interessa são os valores absolutos para demonstrar o funcionamento).

Tabela 01. Saídas analógicas do Conversor DA de 4 bits

A ( $V_a$ )	B ( $V_b$ )	C ( $V_c$ )	D ( $V_d$ )	$ V_s $ (V)
0	0	0	0	0,000
0	0	0	1	0,625
0	0	1	0	1,250
0	0	1	1	1,875
0	1	0	0	2,500
0	1	0	1	3,125
0	1	1	0	3,750
0	1	1	1	4,375
1	0	0	0	5,000
1	0	0	1	5,625
1	0	1	0	6,250
1	0	1	1	6,875
1	1	0	0	7,500
1	1	0	1	8,125
1	1	1	0	8,750
1	1	1	1	9,375

Para a primeira linha de dados (0000) o valor da saída é naturalmente zero.

Para a segunda linha (0001) é:  $|V_s| = 0/1 + 0/2 + 0/4 + 5/8 = 0,625 V$ .

Para a terceira linha (0010) é:  $|V_s| = 0/1 + 0/2 + 5/4 + 0/8 = 1,250 V$ .

Repetindo o cálculo para as demais linhas, o resultado é o informado na tabela. Pode-se observar que os valores analógicos da saída são proporcionais aos valores digitais das entradas, com intervalo de 0,625 V correspondendo ao intervalo 1 da entrada digital.

Nota-se que o intervalo (e, portanto, a máxima tensão de saída) depende da relação  $R_r/R$  (1 neste exemplo) e que ela pode ser modificada para resultar em valores adequados ao circuito.

O número de dígitos binários da entrada também pode ser modificado, bastando adicionar ou remover resistências de entrada, obedecendo a relação  $2^n R$  (exemplo: para 5 dígitos binários, a resistência da entrada adicional  $V_e$  seria 16 R).

### Conversor digital-analógico tipo R-2R

O conversor do tópico anterior apresenta uma desvantagem de implementação: há necessidade de várias resistências com valores múltiplos de potências inteiras de 2. Considerando que, em geral, o número mínimo de bits com que se trabalha é oito, a resistência da entrada do dígito menos significativo deve ser 256 vezes a do mais significativo. Tanta diferença pode levar a correntes ou outras características fora da faixa de operação dos circuitos, além da necessidade de resistores com valores especiais. Mas se pode imaginar usar apenas resistores de valor R e fazer séries destes para os demais. Neste caso, o número deles seria consideravelmente aumentado.

O conversor da Figura 04 usa a chamada malha R-2R, nome dado em razão da existência de dois valores de resistências no circuito de entrada (R e 2R).

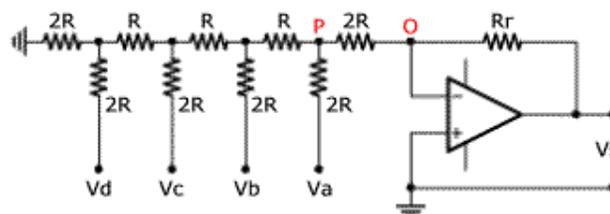


Figura 04. Conversor DA tipo R-2R.

O circuito equivalente para a entrada é dado na Figura 05: a tensão de entrada para o amplificador operacional pode ser considerada a tensão entre o ponto P e a massa.

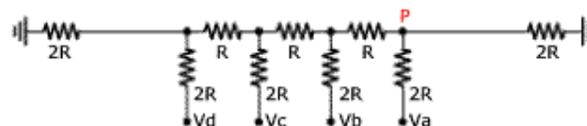


Figura 05. Circuito equivalente para a entrada Conversor DA tipo R-2R.

Na análise, considera-se V a tensão do nível lógico 1. Para a situação 0000 ( $V_a = V_b = V_c = V_d = 0$ ), há naturalmente tensão nula na entrada e saída também nula.

Para a condição 0001 ( $V_a = 0, V_b = 0, V_c = 0, V_d = V$ , onde  $V_a$  é o dígito mais significativo), pode-se considerar as entradas nulas com o mesmo potencial do terra e o circuito equivalente é o mostrado na Figura 06.

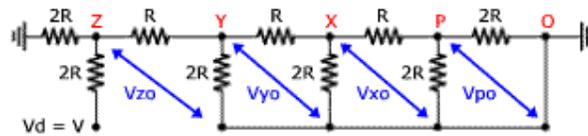


Figura 06. Circuito equivalente do Conversor DA tipo R-2R para a entrada 0001.

Simplificando o circuito por associações sucessivas de resistências em paralelo e em série, pode-se deduzir que a resistência entre o ponto Z e a massa é R. Assim, a tensão  $V_{zo} = V/3$ .

A resistência entre o ponto Y e o ponto O é R e, portanto, a tensão  $V_{yo} = V_{zo}/3 = V/6$ . De forma análoga pode-se concluir que  $V_{xo} = V_{yo}/2 = V/12$  e  $V_{po} = V_{xo}/2 = V/24$ .

A Figura 07 dá o diagrama equivalente para a situação 0010 ( $V_a = 0, V_b = 0, V_c = V, V_d = 0$ ). A resistência entre Y e o terra é R. Assim  $V_{yo} = V/3$ . E, de forma análoga à anterior,  $V_{po} = V/12$ .

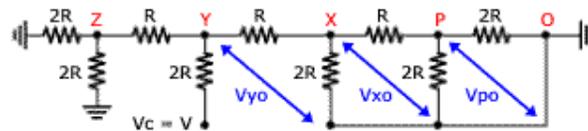


Figura 07. Circuito equivalente do Conversor DA tipo R-2R para a entrada 0010.

O mesmo procedimento pode ser repetido para as demais combinações, mas é possível deduzir que, para 0100,  $V_{po} = V/6$  e, para 1000,  $V_{po} = V/3$ .

Tabela 02

A ( $V_a$ )	B ( $V_b$ )	C ( $V_c$ )	D ( $V_d$ )	$V_{po}$ (V)	$ V_s $ (V)
0	0	0	0	0,00	0,00
0	0	0	1	0,20	0,40
0	0	1	0	0,40	0,80
0	0	1	1	0,60	1,20
0	1	0	0	0,80	1,60
0	1	0	1	1,00	2,00
0	1	1	0	1,20	2,40
0	1	1	1	1,40	2,80
1	0	0	0	1,60	3,20
1	0	0	1	1,80	3,60
1	0	1	0	2,00	4,00
1	0	1	1	2,20	4,40
1	1	0	0	2,40	4,80
1	1	0	1	2,60	5,20
1	1	1	0	2,80	5,60
1	1	1	1	3,00	6,00

Para combinações com mais de um dígito em nível alto 1, a tensão resultante é a soma do desmembramento. Exemplo: para 0011,  $V_{po}$  é a soma do caso 0001 com o caso 0010, ou seja,  $V_{po} = V/12 + V/24$ .

A fim de simplificar as divisões, considera-se a tensão do nível 1,  $V = 4,8$  V, e a resistência de realimentação do circuito  $R_r = 4R$ . Assim:

$$V_s = - R_r / 2R (V_{po}) = - 2 V_{po}$$

A Tabela 02 pode ser montada com essas hipóteses e os valores calculados.

## Exemplos de circuito integrado

### DAC7621

A Figura 08 mostra a identificação dos pinos do circuito integrado DAC7621. É um conversor digital analógico de 12 bits, fabricado pela Burr-Brown, para aplicações como controle de processos, periféricos de computadores, instrumentos, etc.

As entradas digitais são indicadas por DB0 a DB11 e existe um terra específico para as mesmas (DGND). O pino AGND é o terra analógico, para a saída analógica (Vout) e tensão de alimentação. Cada unidade binária de entrada corresponde a 1 mV de saída, que varia portanto de 0 V (000H na entrada) até 4,095 V (FFFH na entrada).

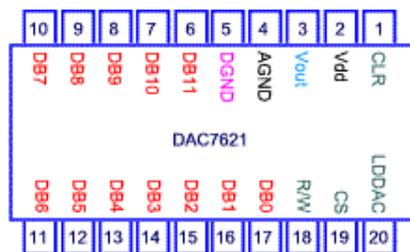


Figura 08. Pinagem do DAC7621.

As entradas digitais passam antes da conversão por dois registradores temporários: registrador de entrada (Reg in) e do conversor (Reg DAC).

Tabela 03

R/W	CS	LDDAC	Reg In	Reg DAC	Modo
0	0	0	escreve	escreve	escrever
0	0	1	escreve	mantém	escr entr
1	0	1	lê	mantém	ler entr
∅	1	0	mantém	atualiza	atualizar
∅	1	1	mantém	mantém	manter

As entradas auxiliares (R/W, CS e LDDAC) manipulam as operações conforme Tabela 03. A entrada CS (chip select) é para o caso de haver mais de um dispositivo no circuito. A entrada CLR (clear) zera o dispositivo. Alimentação Vdd deve ser de 4,75 a 5,25 V.

### ADC557

A Figura 09 mostra a identificação dos pinos do circuito integrado ADC557. É um conversor digital analógico de 8 bits, fabricado pela Analog Devices, para aplicações que incluem a interligação do mesmo com o MCF51CN128, e que será usado no projeto final da disciplina EA079.

As entradas digitais são indicadas por BIT1 (bit mais significativo) a BIT8 (bit menos significativo).

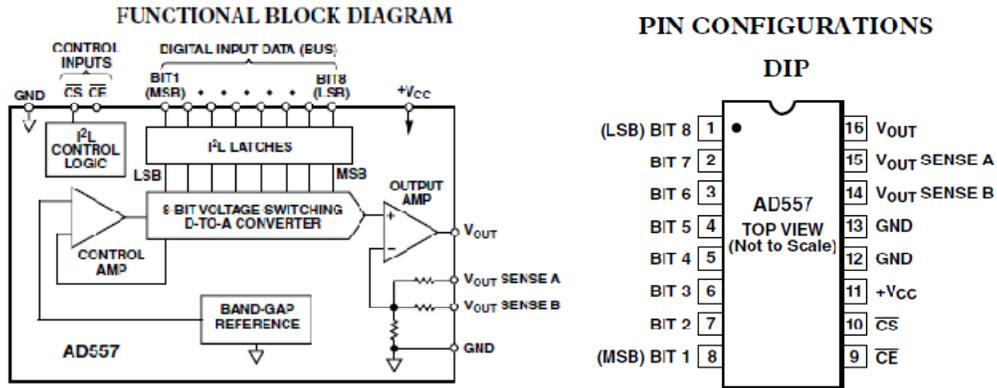


Figura 9. Diagrama em Blocos Funcional e pinagem do ADC557.

Na Figura 10 é mostrada a configuração unipolar do AD557, com operação entre o V e 2,55V.

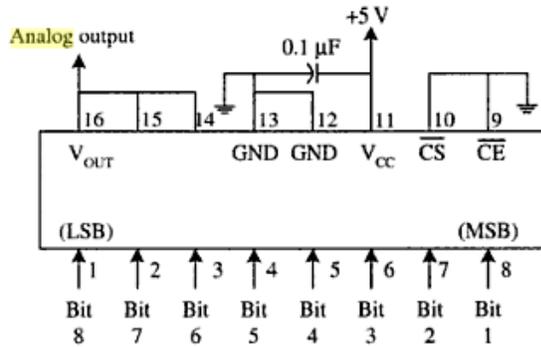


Figura 10. Configuração unipolar de saída.

A tensão de saída pode ser calculada como:

$$V_{out} = (\text{equivalente decimal do código de entrada}) \times 0,01 \text{ V}$$

O AD557 tem latches de entrada para simplificar o interfaceamento com circuitos síncronos de microprocessadores e microcontroladores, por exemplo. Estes latches são controlados pelas entradas de Chip Select (CS) e Chip Enable (CE), ambas ativas em nível baixo. Quando não forem necessárias, ambas devem ser conectadas ao terra. Dessa maneira, a tensão analógica de saída estará disponível 1 μs após o valor digital ser aplicado aos pinos de entrada. Na Tabela 04 temos a tabela verdade do AD557. Os dados serão válidos (latched) na borda de subida de CS e/ou CE, quando não estiverem aterrados, e neste caso, a condição de latch é transparente.

Tabela 04. Configuração de entrada com latch do AD557

Input data	$\overline{\text{CE}}$	$\overline{\text{CS}}$	D/A converter data	Latch condition
0	0	0	0	"transparent"
1	0	0	1	"transparent"
0	↑	0	0	latching
1	↑	1	1	latching
0	0	↑	0	latching
1	0	↑	1	latching
x	1	x	previous data	latching
x	x	1	previous data	latching

Combinando o uso de uma porta o MCF51CN128, por exemplo, e os 8 bits de entrada do AD557, é possível gerar diversos tipos de forma de onda. Na figura 11 é apresentado o exemplo de uma onda dente de serra.

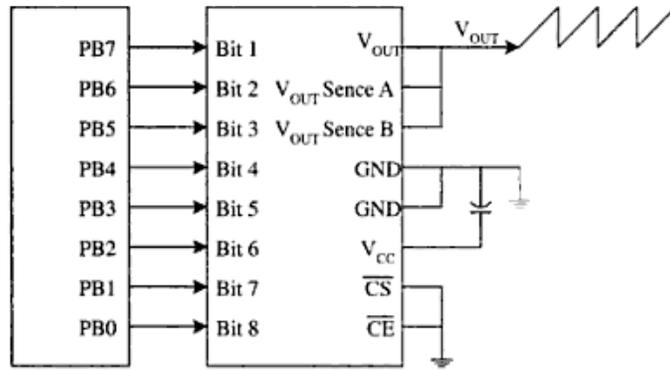


Figura 11. Usando o ADC557 para gerar uma onda dente de serra. Os 8 bits de entrada digital podem ser enviados por uma das portas do MCF51CN128.